

10/524749

Rec'd PCT/PTO

10 FEB 2005

PCT/JP 03/10408

日 本 国 特 許 庁
JAPAN PATENT OFFICE

18.08.03

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

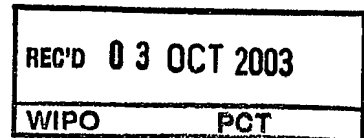
This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2002年 8月19日

出 願 番 号
Application Number: 特願2002-237838

[ST. 10/C]: [JP2002-237838]

出 願 人
Applicant(s): ソニー株式会社

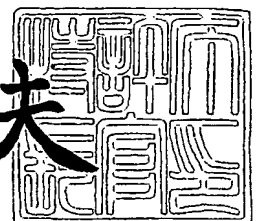


PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2003年 9月19日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 0290162804

【提出日】 平成14年 8月19日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 27/14

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
内

【氏名】 吉田 宏之

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代理人】

【識別番号】 100086298

【弁理士】

【氏名又は名称】 船橋 國則

【電話番号】 046-228-9850

【手数料の表示】

【予納台帳番号】 007364

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9904452

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 絶縁ゲート型電界効果トランジスタとその製造方法および固体撮像装置とその製造方法

【特許請求の範囲】

【請求項 1】 半導体基板上にゲート絶縁膜を介してゲート電極が形成され、前記ゲート電極の両側における前記半導体基板にソース、ドレイン領域が形成された絶縁ゲート型電界効果トランジスタであって、

前記ソース、ドレイン領域よりも深い位置の前記半導体基板に形成された P 型の第 1 拡散層と、

前記第 1 拡散層よりも深い位置の前記半導体基板に形成された前記第 1 拡散層よりも高濃度の P 型の第 2 拡散層と

を備えたことを特徴とする絶縁ゲート型電界効果トランジスタ。

【請求項 2】 前記ソース、ドレイン領域間に置ける前記半導体基板に、前記ゲート電極側に前記半導体基板領域を残した状態で N 型の拡散層が形成されていること

を特徴とする請求項 1 記載の絶縁ゲート型電界効果トランジスタ。

【請求項 3】 半導体基板上にゲート絶縁膜を介してゲート電極を形成し、前記ゲート電極の両側における前記半導体基板にソース、ドレイン領域を形成する絶縁ゲート型電界効果トランジスタの製造方法であって、

予め、前記半導体基板に、前記ソース、ドレイン領域が形成される領域よりも深い位置の前記半導体基板に P 型の第 1 拡散層を形成する工程と、

前記第 1 拡散層よりも深い位置の前記半導体基板に前記第 1 拡散層よりも高濃度の P 型の第 2 拡散層を形成する工程と

を備えたことを特徴とする絶縁ゲート型電界効果トランジスタの製造方法。

【請求項 4】 予め、前記半導体基板の前記ソース、ドレイン領域が形成される間の領域に、前記半導体基板表面側に前記半導体基板領域を残した状態で N 型の拡散層を形成すること

を特徴とする請求項 3 記載の絶縁ゲート型電界効果トランジスタの製造方法。

【請求項 5】 電荷結合型の固体撮像装置において、

前記固体撮像装置の出力回路を構成するもので半導体基板に形成された絶縁ゲート型電界効果トランジスタの一部もしくは全ては、

前記絶縁ゲート型電界効果トランジスタの各ソース、ドレイン領域よりも深い位置の前記半導体基板に形成されたP型の第1拡散層と、

前記第1拡散層よりも深い位置の前記半導体基板に形成された前記第1拡散層よりも高濃度のP型の第2拡散層と

を備えたことを特徴とする固体撮像装置。

【請求項6】 電荷結合型の固体撮像装置の製造方法において、

前記固体撮像装置の出力回路を構成する絶縁ゲート型電界効果トランジスタの一部もしくは全てを形成する際に、

予め、前記絶縁ゲート型電界効果トランジスタが形成される半導体基板に、前記絶縁ゲート型電界効果トランジスタのソース、ドレイン領域が形成される領域よりも深い位置の前記半導体基板にP型の第1拡散層を形成する工程と、

前記第1拡散層よりも深い位置の前記半導体基板に前記第1拡散層よりも高濃度のP型の第2拡散層を形成する工程と

を行うことを特徴とする固体撮像装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、絶縁ゲート型電界効果トランジスタとその製造方法および固体撮像装置とその製造方法に関し、詳しくはパンチスルーやインジェクションの発生を抑えた絶縁ゲート型電界効果トランジスタとその製造方法および固体撮像装置とその製造方法に関する。

【0002】

【従来の技術】

従来、CCD固体撮像素子の出力回路を構成するMOS及びMONOSトランジスタには、高利得を得るためバックゲートを空乏化させているものを用いている。

【0003】

従来から知られているCCD（電荷結合型）固体撮像素子の出力回路を構成するドライブトランジスタを、図9の概略構成断面図によって説明する。図9に示すように、N型の半導体基板11上にはゲート絶縁膜31を介してゲート電極32が形成され、このゲート電極32の両側における上記半導体基板11にはP型のソース領域33、ドレイン領域34が形成されている。またこのソース領域33、ドレイン領域34よりも深い位置の上記半導体基板11にはP+型の拡散層22が形成されている。このように、ドライブトランジスタ300が構成されている。

【0004】

上記ドライブトランジスタ300のチャネル下部のポテンシャルを、図10のポテンシャル図によって説明する。図10に示すように、ドライブトランジスタ300では、ソースフォロア型出力回路として高利得を得るため、バックゲートを空乏化させている。

【0005】

次に、従来から知られている、CCD固体撮像装置の出力回路の定電流トランジスタを図11の概略構成断面図によって説明する。図11に示すように、N型の半導体基板11上にはゲート絶縁膜41を介してゲート電極42が形成され、このゲート電極42の両側における上記半導体基板11にはP型のソース領域43、ドレイン領域44が形成されている。このソース領域43、ドレイン領域44間における半導体基板11に、ゲート電極42側に半導体基板11領域を残した状態でN+型の拡散層45が形成されている。またこのソース領域43、ドレイン領域44よりも深い位置の上記半導体基板11にはP+型の拡散層22が形成されている。このように、定電流トランジスタ400が構成されている。

【0006】

上記定電流トランジスタ400のチャネル下部のポテンシャルを、図12のポテンシャル図によって説明する。図12に示すように、定電流トランジスタ400のバックゲートがいわゆるニュートラル状態（ポテンシャル0の状態）となっている。定電流トランジスタ400では、利得は必要無いため、バックゲートをニュートラルにしたものの他に、空乏化させたものも存在する。また図10に示

されたドライブトランジスタ 300 のポテンシャルと図 12 に示された定電流トランジスタ 400 のポテンシャルとを比較すると、利得や周波数特性をふまえた最適な動作点を得るためにチャネルポテンシャルは異なり、結合容量が異なっている。

【0007】

さらに、ドライブトランジスタと定電流トランジスタとでは、基板とチャネルとの結合容量が異なっており、図 13 に示す電子シャッタ印加時におけるドライブトランジスタ 300 のチャネル下のポテンシャル図、および図 14 に示す電子シャッタ印加時における定電流トランジスタ 400 のチャネル下のポテンシャル図によれば、チャネルが受けるバックゲート効果に差が現われることがわかる。この状態で電子シャッタを印加した際、出力回路の動作点の変動し、撮像画質にレベルの段差が現われる「シャッタ段差」が生ずる。

【0008】

また、CCD 固体撮像装置に内蔵される MOS トランジスタおよび MONOS トランジスタ等の絶縁ゲート型電界効果トランジスタは多様化しており、動作点およびチャネルポテンシャルもさまざまな形態が存在する。例えば前記図 11 と同様なる構成をとるリセットゲートのように、目的として高利得特性が必要なトランジスタがある。このようなりセットゲートトランジスタでは、図 15 のポテンシャル図に示すような電子シャッタ印加時における従来のリセットゲートトランジスタのチャネル下のポテンシャルを示す。図面において、破線で示すポテンシャル曲線は電子シャッタ印加前であり、実線で示すポテンシャル曲線は電子シャッタ印加後である。電子シャッタを印加した後では、ポテンシャル差が小さくなるためにチャネルから基板へのパンチスルーまたは基板からチャネルへのインジェクションが起こりやすくなる。

【0009】

【発明が解決しようとする課題】

しかしながら、固体撮像装置の出力回路におけるソースフォロアのドライブトランジスタや定電流トランジスタは、利得や周波数特性をふまえた最適な動作点を得るために、バックゲートのポテンシャルが異なっている。このため、電子シ

ャッタを印加した際にはドライブトランジスタと定電流トランジスタのバックゲート効果の違いにより出力レベルが変動する現象（以降、「シャッタ段差」という）が発生し、撮像画質に出力の段差が現われる不具合が起こりやすい。

【0010】

また、近年はさらに高利得化をはかるため、定電流トランジスタのチャネルポテンシャルが高くなってきており、チャネルから基板へのパンチスルーが起こりやすくなっている。さらに、バイアス回路などの多様な回路をCCD固体撮像装置へ内蔵するようにもなっている。それらを構成するトランジスタや、リセットゲートについても目的によっては高利得のためバックゲートを空乏化させているものがある。これらも同様にパンチスルーや、基板からのインジェクションが発生しやすい。

【0011】

本発明は、シャッタ段差の発生を抑制し、またパンチスルーやインジェクションの発生を抑制した絶縁ゲート型電界効果トランジスタおよびそれを用いた固体撮像装置およびそれらの製造方法を提供することを課題としている。

【0012】

【課題を解決するための手段】

本発明は、上記課題を解決するためになされた絶縁ゲート型電界効果トランジスタとその製造方法および固体撮像装置とその製造方法である。

【0013】

本発明の絶縁ゲート型電界効果トランジスタは、半導体基板上にゲート絶縁膜を介してゲート電極が形成され、前記ゲート電極の両側における前記半導体基板にソース、ドレイン領域が形成された絶縁ゲート型電界効果トランジスタであって、前記ソース、ドレイン領域よりも深い位置の前記半導体基板に形成されたP型の第1拡散層と、前記第1拡散層よりも深い位置の前記半導体基板に形成された前記第1拡散層よりも高濃度のP型の第2拡散層とを備えたものである。

【0014】

上記絶縁ゲート型電界効果トランジスタでは、第1拡散層よりも深い位置の半導体基板に第1拡散層よりも高濃度のP型の第2拡散層を備えたことから、半導

体基板の深い位置にポテンシャルのニュートラル状態を作り出すことができる。このため、電荷のぶれが少なくなり、パンチスルーやインジェクションを起こし難くなる。

【0015】

本発明の絶縁ゲート型電界効果トランジスタの製造方法は、半導体基板上にゲート絶縁膜を介してゲート電極が形成され、前記ゲート電極の両側における前記半導体基板にソース、ドレイン領域が形成された絶縁ゲート型電界効果トランジスタの製造方法であって、予め、前記半導体基板に、前記ソース、ドレイン領域が形成される領域よりも深い位置の前記半導体基板にP型の第1拡散層を形成する工程と、前記第1拡散層よりも深い位置の前記半導体基板に前記第1拡散層よりも高濃度のP型の第2拡散層を形成する工程とを備えている。

【0016】

上記絶縁ゲート型電界効果トランジスタの製造方法では、第1拡散層よりも深い位置の半導体基板に第1拡散層よりも高濃度のP型の第2拡散層を形成することから、半導体基板の深い位置にポテンシャルのニュートラル状態を作り出すことができる。このため、電荷のぶれが少ない、パンチスルーやインジェクションを起こし難くなる絶縁ゲート型電界効果トランジスタを製造できる。

【0017】

本発明の固体撮像装置は、電荷結合型の固体撮像装置において、前記固体撮像装置の出力回路を構成するもので半導体基板に形成された絶縁ゲート型電界効果トランジスタの一部もしくは全ては、前記絶縁ゲート型電界効果トランジスタの各ソース、ドレイン領域よりも深い位置の前記半導体基板に形成されたP型の第1拡散層と、前記第1拡散層よりも深い位置の前記半導体基板に形成された前記第1拡散層よりも高濃度のP型の第2拡散層とを備えたものである。

【0018】

上記固体撮像装置では、出力回路を構成するもので半導体基板に形成された絶縁ゲート型電界効果トランジスタの一部もしくは全てに本発明の絶縁ゲート型電界効果トランジスタを用いることから、固体撮像装置の電子シャッタを動作させるために基板に高い電圧をかけても、絶縁ゲート型電界効果トランジスタは、基

板の深い位置におけるポテンシャルのニュートラル状態が変動しないので、チャネルへの電荷の影響が抑制される。

【0019】

本発明の固体撮像装置の製造方法は、電荷結合型の固体撮像装置の製造方法において、前記固体撮像装置の出力回路を構成する絶縁ゲート型電界効果トランジスタの一部もしくは全てを形成する際に、予め、前記絶縁ゲート型電界効果トランジスタが形成される半導体基板に、前記ドライブトランジスタと前記定電流トランジスタの各ソース、ドレイン領域が形成される領域よりも深い位置の前記半導体基板にP型の第1拡散層を形成する工程と、前記第1拡散層よりも深い位置の前記半導体基板に前記第1拡散層よりも高濃度のP型の第2拡散層を形成する工程とを行う。

【0020】

上記固体撮像装置の製造方法では、固体撮像装置の出力回路を構成する絶縁ゲート型電界効果トランジスタの一部もしくは全てを本発明の絶縁ゲート型電界効果トランジスタで形成することから、固体撮像装置の電子シャッタを動作させるために基板に高い電圧をかけても、出力回路を構成する絶縁ゲート型電界効果トランジスタは、基板の深い位置におけるポテンシャルのニュートラル状態が変動しないものとなっているので、チャネルへの電荷の影響が抑制される。

【0021】

【発明の実施の形態】

本発明の絶縁ゲート型電界効果トランジスタに係る第1実施の形態を、図1の概略構成断面図によって説明する。

【0022】

図1に示すように、N型の半導体基板11上にはゲート絶縁膜31を介してゲート電極32が形成され、このゲート電極32の両側における上記半導体基板11にはP型のソース領域33、ドレイン領域34が形成されている。

【0023】

またこのソース領域33、ドレイン領域34よりも深い位置の上記半導体基板11にはP⁺型の第1拡散層12が形成されている。この第1拡散層12は、半

導体基板 11 表面より不純物濃度のピーク位置が $0.6 \mu\text{m}$ 以下の深さにあり、好ましくは $0.15 \mu\text{m}$ 以上 $0.45 \mu\text{m}$ 以下の深さにある。また第 1 拡散層 12 の不純物濃度は $1 \times 10^{16} / \text{cm}^3$ 以上 $6 \times 10^{16} / \text{cm}^3$ 以下であり、好ましくは $1.5 \times 10^{16} / \text{cm}^3$ 以上 $3 \times 10^{16} / \text{cm}^3$ 以下である。

【0024】

さらに上記第 1 拡散層 12 よりも深い位置の半導体基板 11 には第 1 拡散層 12 よりも高濃度の P⁺⁺ 型の第 2 拡散層 13 が形成されている。この第 2 拡散層 13 は、半導体基板 11 表面より不純物濃度のピーク位置が $3 \mu\text{m}$ 以上の深さにあり、好ましくは $3.5 \mu\text{m}$ 以上 $4.5 \mu\text{m}$ 以下の深さにある。また第 2 拡散層 13 の不純物濃度は $1.5 \times 10^{16} / \text{cm}^3$ 以上 $6 \times 10^{16} / \text{cm}^3$ 以下であり、好ましくは $2 \times 10^{16} / \text{cm}^3$ 以上 $4 \times 10^{16} / \text{cm}^3$ 以下である。このように、絶縁ゲート型電界効果トランジスタ 30 が構成されている。この絶縁ゲート型電界効果トランジスタ 30 は、固体撮像装置の出力回路におけるドライブトランジスタに用いることができる。

【0025】

次に、第 1 実施の形態の絶縁ゲート型電界効果トランジスタのポテンシャルを、図 2 のポテンシャル図によって説明する。

【0026】

上記絶縁ゲート型電界効果トランジスタ 30 では、第 1 拡散層よりも深い位置の半導体基板に第 1 拡散層よりも高濃度の P 型の第 2 拡散層を備えたことから、図 2 に示すように、半導体基板（基板）11 の深い位置、すなわち、高濃度の P 型の第 2 拡散層 13 よりも深い位置にポテンシャルのニュートラル状態（ポテンシャル 0 の状態）を作り出すことができる。このため、電荷のぶれが少なくなり、パンチスルーやインジェクションを起こし難くなる。またこのようなトランジスタを固体撮像装置のソースフォロワ型信号電流増幅回路のドライブトランジスタに用いた場合には、固体撮像装置の電子シャッタを動作させるために基板に高い電圧をかけてもポテンシャルのニュートラル状態が変動しないので、チャネルへの電荷の影響が抑制される。

【0027】

次に、本発明の絶縁ゲート型電界効果トランジスタに係る第2実施の形態を、図3の概略構成断面図によって説明する。

【0028】

図3に示すように、N型の半導体基板11上にはゲート絶縁膜41を介してゲート電極42が形成され、このゲート電極42の両側における上記半導体基板11にはP型のソース領域43、ドレイン領域44が形成されている。またソース領域43、ドレイン領域44間に置ける半導体基板11には、ゲート電極42側に半導体基板11領域を残した状態でN型の拡散層45が形成されている。

【0029】

さらに、上記ソース領域43、ドレイン領域44よりも深い位置の上記半導体基板11にはP⁺型の第1拡散層12が形成されている。この第1拡散層12は、半導体基板11表面より不純物濃度のピーク位置が0.6 μm 以下の深さにあり、好ましくは0.15 μm 以上0.45 μm 以下の深さにある。また第1拡散層12の不純物濃度は $1 \times 10^{16} / \text{cm}^3$ 以上 $6 \times 10^{16} / \text{cm}^3$ 以下であり、好ましくは $1.5 \times 10^{16} / \text{cm}^3$ 以上 $3 \times 10^{16} / \text{cm}^3$ 以下である。

【0030】

さらに上記第1拡散層12よりも深い位置の半導体基板11には第1拡散層12よりも高濃度のP⁺⁺型の第2拡散層13が形成されている。この第2拡散層13は、半導体基板11表面より不純物濃度のピーク位置が3 μm 以上の深さにあり、好ましくは3.5 μm 以上4.5 μm 以下の深さにある。また第2拡散層13の不純物濃度は $1.5 \times 10^{16} / \text{cm}^3$ 以上 $6 \times 10^{16} / \text{cm}^3$ 以下であり、好ましくは $2 \times 10^{16} / \text{cm}^3$ 以上 $4 \times 10^{16} / \text{cm}^3$ 以下である。このように、絶縁ゲート型電界効果トランジスタ40が構成されている。この絶縁ゲート型電界効果トランジスタ40は、固体撮像装置の出力回路における定電流トランジスタやリセットゲートトランジスタに用いることができる。

【0031】

第2実施の形態の絶縁ゲート型電界効果トランジスタのポテンシャルを、図4のポテンシャル図によって説明する。

【0032】

上記絶縁ゲート型電界効果トランジスタ40では、第1拡散層よりも深い位置の半導体基板に第1拡散層よりも高濃度のP型の第2拡散層を備えたことから、図4に示すように、半導体基板(基板)11の深い位置、すなわち、高濃度のP型の第2拡散層13よりも深い位置にポテンシャルのニュートラル状態(ポテンシャル0の状態)を作り出すことができる。このため、電荷のぶれが少なくなり、パンチスルーやインジェクションを起こし難くなる。またこのようなトランジスタを固体撮像装置のソースフォロワ型信号電流増幅回路のドライブトランジスタに用いた場合には、固体撮像装置の電子シャッタを動作させるために基板に高い電圧をかけてもポテンシャルのニュートラル状態が変動しないので、チャンネルへの電荷の影響が抑制される。

【0033】

上記図1および図3によって説明した絶縁ゲート型電界効果トランジスタは、CCD固体撮像素子に内蔵されている全ての回路を構成するMOSおよびMONOS型トランジスタに適用することができる。

【0034】

本発明の絶縁ゲート型電界効果トランジスタ製造方法に係る第1実施の形態を、前記図1の製造工程断面図によって説明する。

【0035】

前記図1に示すように、半導体基板11上にゲート絶縁膜31、ゲート電極32、および半導体基板11に4P型のソース領域33、ドレイン領域34を形成する前に、予め、次の2工程を行う。

【0036】

第1の工程は、半導体基板11に、P型のソース領域33、ドレイン領域34が形成される領域よりも深い位置の半導体基板11にP型の不純物をドーピングして第1拡散層12を形成する。この第1拡散層12は、半導体基板11表面より不純物濃度のピーク位置が $0.6\mu\text{m}$ 以下の深さになり、好ましくは $0.15\mu\text{m}$ 以上 $0.45\mu\text{m}$ 以下の深さになるようにする。および第1拡散層12の不純物濃度は $1\times 10^{16}/\text{cm}^3$ 以上 $6\times 10^{16}/\text{cm}^3$ 以下となり、好ましくは $1.5\times 10^{16}/\text{cm}^3$ 以上 $3\times 10^{16}/\text{cm}^3$ 以下となるようにする。上記不

純物のドーピングは、例えばイオン注入方により行われる。そのときのドーズ量、注入エネルギー等は、上記不純物濃度のピーク位置となるようにおよび不純物濃度となるように、適宜設定する。

【0037】

第2の工程は、上記第1拡散層12よりも深い位置の半導体基板11に第1拡散層12よりも高濃度のP⁺⁺型の第2拡散層13を形成する。この第2拡散層13は、半導体基板11表面より不純物濃度のピーク位置が3 μ m以上の深さになり、好ましくは3.5 μ m以上4.5 μ m以下の深さになるようにする。および第2拡散層13の不純物濃度は、 $1.5 \times 10^{16} / \text{cm}^3$ 以上 $6 \times 10^{16} / \text{cm}^3$ 以下となり、好ましくは $2 \times 10^{16} / \text{cm}^3$ 以上 $4 \times 10^{16} / \text{cm}^3$ 以下となるようにする。上記不純物のドーピングは、例えばイオン注入方により行われる。そのときのドーズ量、注入エネルギー等は、上記不純物濃度のピーク位置となるようにおよび不純物濃度となるように、適宜設定する。例えば、3 MeV以上の高エネルギーかつ $1 \times 10^{12} / \text{cm}^2$ 以上のドーズ量でP型不純物（例えばホウ素（B⁺）、二フッ化ホウ素（BF₂⁺）等）を注入することにより実現できる。

【0038】

その後、通常のトランジスタ形成技術によって、上記半導体基板11に、ゲート絶縁膜31、ゲート電極32、4P型のソース領域33、ドレイン領域34を形成する。なお、上記第1拡散層12を形成する第1の工程と第2拡散層13を形成する第2の工程とはどちらを先に行ってもよい。

【0039】

上記絶縁ゲート型電界効果トランジスタ30の製造方法では、第1拡散層12よりも深い位置の半導体基板11に第1拡散層12よりも高濃度のP⁺⁺型の第2拡散層13を形成することから、半導体基板11の深い位置、すなわち、高濃度のP型の第2拡散層13よりも深い位置にポテンシャルのニュートラル状態（ポテンシャル0の状態）を作り出すことができる。このため、電荷のぶれが少なくなり、パンチスルーやインジェクションを起こし難くなる。またこのようなトランジスタを固体撮像装置のソースフォロワ型信号電流増幅回路のドライブラン

ジスタに用いた場合には、固体撮像装置の電子シャッタを動作させるために基板に高い電圧をかけてもポテンシャルのニュートラル状態が変動しないので、チャネルへの電荷の影響が抑制される。

【0040】

本発明の絶縁ゲート型電界効果トランジスタ製造方法に係る第2実施の形態を、前記図3の製造工程断面図によって説明する。

【0041】

前記図3に示すように、絶縁ゲート型電界効果トランジスタ40の製造方法は、前記第1実施の形態と同様に、半導体基板11に、P型のソース領域43、ドレイン領域44が形成される領域よりも深い位置の半導体基板11にP型の不純物をドーピングして第1拡散層12を形成する第1の工程と、上記第1拡散層12よりも深い位置の半導体基板11に第1拡散層12よりも高濃度のP++型の第2拡散層13を形成する第2の工程とを行った後に、半導体基板11のソース領域43、ドレイン領域44が形成される間の領域に、半導体基板11表面側に半導体基板11領域を残した状態で前記第1拡散層12よりも浅い位置にN型の拡散層45を形成する。なお、上記第1拡散層12、第2拡散層13、N型の拡散層45の形成順は一例であって、どの拡散層を先に形成してもよく、その形成順は問わない。その後、通常のトランジスタ形成技術によって、半導体基板11上に、ゲート絶縁膜41、ゲート電極42、P型のソース領域43、ドレイン領域44を形成すればよい。

【0042】

上記絶縁ゲート型電界効果トランジスタ40の製造方法では、第1拡散層12よりも深い位置の半導体基板11に第1拡散層12よりも高濃度のP++型の第2拡散層13を形成することから、半導体基板11の深い位置、すなわち、高濃度のP型の第2拡散層13よりも深い位置にポテンシャルのニュートラル状態（ポテンシャル0の状態）を作り出すことができる。このため、電荷のぶれが少なくなり、パンチスルーやインジェクションを起こし難くなる。またこのようなトランジスタを固体撮像装置のソースフォロワ型信号電流増幅回路の定電流トランジスタに用いた場合には、固体撮像装置の電子シャッタを動作させるために基板に

高い電圧をかけてもポテンシャルのニュートラル状態が変動しないので、チャネルへの電荷の影響が抑制される。

【0043】

本発明の固体撮像装置に係る実施の形態を、前記図5の(1)CCD固体撮像装置全体図と出力回路図および前記図1と図3によって説明する。

【0044】

前記図5に示すように、固体撮像装置1は、概略、マトリックス状に配置された受光センサ2と各受光センサ列に隣接して配置された垂直レジスタ3とで構成される受光部4と水平レジスタ5と出力回路部6とで構成されている。固体撮像装置1に光が入射すると、上記受光部4の受光センサ2によって電気信号に変換され、垂直レジスタ3、水平レジスタ5を通過して出力回路6より出力される。図中の矢印は信号転送方向を示す。

【0045】

この出力回路6は、図(2)に示すように、ソースフォロワ型電流増幅回路であり、そのドライブトランジスタ7は前記図1によって説明した構成の絶縁ゲート型電界効果トランジスタ30からなり、定電流トランジスタ8は前記図3によって説明した絶縁ゲート型電界効果トランジスタ40からなっている。また、図示はしていないが、上記固体撮像装置1のリセットゲートトランジスタにも前記図3によって説明した絶縁ゲート型電界効果トランジスタ40の構成を採用することができる。このように、固体撮像装置1では、その出力回路6を構成するもので半導体基板に形成された絶縁ゲート型電界効果トランジスタの一部もしくは全てに前記図1もしくは前記図3によって説明した絶縁ゲート型電界効果トランジスタを採用することができる。

【0046】

上記固体撮像装置1では、出力回路6を構成するもので半導体基板に形成されたドライブトランジスタの一部もしくは全てに本発明の絶縁ゲート型電界効果トランジスタを用いることから、固体撮像装置1の電子シャッタを動作させるために半導体基板に高い電圧をかけても、絶縁ゲート型電界効果トランジスタは、半導体基板の深い位置におけるポテンシャルのニュートラル状態が変動しないので

、チャネルへの電荷の影響が抑制される。このことを以下に説明する。

【0047】

上記固体撮像装置1の実施の形態に係るドライブトランジスタのポテンシャルを、図6のポテンシャル図によって説明する。

【0048】

上記ドライブトランジスタ7（絶縁ゲート型電界効果トランジスタ30）では、第1拡散層12よりも深い位置の半導体基板11に第1拡散層12よりも高濃度のP型の第2拡散層13を備えたことから、図6に示すように、半導体基板11の深い位置、すなわち、高濃度のP型の第2拡散層13よりも深い位置にポテンシャルのニュートラル状態（ポテンシャル0の状態）を作り出すことができる。これにより、電子シャッタを印加しても、ポテンシャル変動が極めて少なくなり、バックゲートが通常の動作領域全域においてニュートラルとなって、バックゲート効果およびチャネルと半導体基板との間の電荷流入が起こらなくなる。しかも第2拡散層13を形成するためにP型不純物を高エネルギーで注入しているため、チャネルとの結合容量は極めて小さく、トランジスタのポテンシャル変動、利得特性には影響を及ぼさない。このため、電荷のぶれが少なくなり、パンチスルーやインジェクションを起こし難くなる。このように、固体撮像装置1の電子シャッタを動作させるために半導体基板11に高い電圧をかけてもポテンシャルのニュートラル状態が変動しないので、チャネルへの電荷の影響が抑制され、安定した撮像画質の出力が得られる。図面において、破線で示すポテンシャル曲線は電子シャッタ印加前であり、実線で示すポテンシャル曲線は電子シャッタ印加後である。

【0049】

次に、上記固体撮像装置1の実施の形態に係る定電流トランジスタのポテンシャルを、図7のポテンシャル図によって説明する。

【0050】

図7に示すように、上記定電流トランジスタ8（絶縁ゲート型電界効果トランジスタ40）では、第1拡散層12よりも深い位置の半導体基板11に第1拡散層12よりも高濃度のP型の第2拡散層13を備えたことから、半導体基板11

の深い位置、すなわち、高濃度のP型の第2拡散層13よりも深い位置にポテンシャルのニュートラル状態（ポテンシャル0の状態）を作り出すことができる。これにより、ポテンシャル変動が極めて少なくなり、バックゲートが通常の動作領域全域においてニュートラルとなって、バックゲート効果及びチャネルと半導体基板との間の電荷流入が起こらなくなる。しかも第2拡散層13を形成するためにP型不純物を高エネルギーで注入しているため、チャネルとの結合容量は極めて小さく、トランジスタのポテンシャル変動、利得特性には影響を及ぼさない。このため、電荷のぶれが少なくなり、パンチスルーやインジェクションを起こし難くなる。このように、固体撮像装置1の電子シャッタを動作させるために半導体基板11に高い電圧をかけてもポテンシャルのニュートラル状態が変動しないので、チャネルへの電荷の影響が抑制され、安定した撮像画質の出力が得られる。図面において、破線で示すポテンシャル曲線は電子シャッタ印加前であり、実線で示すポテンシャル曲線は電子シャッタ印加後である。

【0051】

次に、本発明の固体撮像装置の製造方法について説明する。本発明の固体撮像装置の製造方法は、一般に知られている電荷結合型の固体撮像装置の製造方法において、固体撮像装置の出力回路を構成する絶縁ゲート型電界効果トランジスタの一部もしくは全てを形成する際に、予め次の2工程を行う。第1の工程は、絶縁ゲート型電界効果トランジスタが形成される半導体基板に、絶縁ゲート型電界効果トランジスタのソース、ドレイン領域が形成される領域よりも深い位置の半導体基板にP型の第1拡散層を形成する工程である。第2の工程は、第1拡散層よりも深い位置の半導体基板に第1拡散層よりも高濃度のP型の第2拡散層を形成する工程である。この第1の工程と第2の工程はどちらを先に行ってもよい。

【0052】

次に、図8のフローチャートによって、固体撮像装置の出力回路部分を形成する工程を説明する。

【0053】

図8に示すように、先ずN⁻型エピタキシャル層を有するエピタキシャル（Epi）基板を形成する。次に、CCD受光部が形成される領域をマスクして、出

力回路のトランジスタ形成領域に第1拡散層と第2拡散層とを形成するための不純物ドーピングを、例えばイオン注入法を用いて行う。このとき、第1拡散層の不純物濃度ピークの位置、不純物濃度、第2拡散層の不純物濃度ピークの位置、不純物濃度は、図1および図3を用いて先に説明した絶縁ゲート型電界効果トランジスタの条件と同一である。

【0054】

次に、トランジスタ形成領域にチャネル形成用の不純物を半導体基板にドーピングする。このときもCCD受光部が形成される領域はマスクしておく。

【0055】

次いで、上記ドーピングに用いたマスクを除去した後、出力回路のトランジスタ形成領域にゲート絶縁膜を形成するとともに受光部の転送電極間の絶縁膜を形成する。続いて、出力回路のトランジスタ形成領域にゲート電極を形成するとともに受光部の転送電極を形成する。

【0056】

次いで、受光部領域をマスクして、トランジスタ形成領域にソース、ドレインとなる拡散層を形成する。さらに、受光部領域をマスクして、トランジスタ形成領域の結線工程を行う。

【0057】

上記固体撮像装置の製造方法では、固体撮像装置の出力回路を構成する絶縁ゲート型電界効果トランジスタの一部もしくは全てを本発明の絶縁ゲート型電界効果トランジスタで形成することから、固体撮像装置の電子シャッタを動作させるために基板に高い電圧をかけても、出力回路を構成する絶縁ゲート型電界効果トランジスタは、基板の深い位置におけるポテンシャルのニュートラル状態が変動しないものとなっているので、チャネルへの電荷の影響が抑制される。

【0058】

【発明の効果】

以上、説明したように本発明の絶縁ゲート型電界効果トランジスタによれば、第1拡散層よりも深い位置の半導体基板に第1拡散層よりも高濃度のP型の第2拡散層を備えたので、半導体基板の深い位置にポテンシャルのニュートラル状態

を作り出すことができる。このため、電荷のおれが少なくなり、パンチスルーやインジェクションを起こし難くなる。またこのようなトランジスタを固体撮像装置のソースフォロワ型信号電流増幅回路のドライブトランジスタに用いた場合には、固体撮像装置の電子シャッタを動作させるために基板に高い電圧をかけてもポテンシャルのニュートラル状態が変動しないので、チャネルへの電荷の影響を抑制できる。

【0059】

本発明の絶縁ゲート型電界効果トランジスタの製造方法によれば、第1拡散層よりも深い位置の半導体基板に第1拡散層よりも高濃度のP型の第2拡散層を形成するので、半導体基板の深い位置にポテンシャルのニュートラル状態を作り出すことができる。このため、電荷のおれが少ない、パンチスルーやインジェクションを起こし難くなる絶縁ゲート型電界効果トランジスタを製造できる。また固体撮像装置のソースフォロワ型信号電流増幅回路のトランジスタにこのような絶縁ゲート型電界効果トランジスタを形成した場合には、固体撮像装置の電子シャッタを動作させるために基板に高い電圧をかけてもポテンシャルのニュートラル状態が変動しないので、チャネルへの電荷の影響が抑制されるトランジスタを形成することができる。

【0060】

本発明の固体撮像装置によれば、出力回路を構成するもので半導体基板に形成された絶縁ゲート型電界効果トランジスタの一部もしくは全てに本発明の絶縁ゲート型電界効果トランジスタを用いるので、固体撮像装置の電子シャッタを動作させるために基板に高い電圧をかけても、絶縁ゲート型電界効果トランジスタは、基板の深い位置におけるポテンシャルのニュートラル状態が変動しないので、チャネルへの電荷の影響を抑制することができる。よって、シャッタ段差の不具合の発生を解消することができる。また、固体撮像装置の内蔵回路を構成するトランジスタやリセットゲートにおいて、半導体基板とのパンチスルーおよびインジェクションによる不具合の発生を無くすことができる。

【0061】

本発明の固体撮像装置の製造方法によれば、固体撮像装置の出力回路を構成す

る絶縁ゲート型電界効果トランジスタの一部もしくは全てを本発明の絶縁ゲート型電界効果トランジスタで形成するので、固体撮像装置の電子シャッタを動作させるために基板に高い電圧をかけても、出力回路を構成する絶縁ゲート型電界効果トランジスタは、基板の深い位置におけるポテンシャルのニュートラル状態が変動しないものとなり、チャネルへの電荷の影響を抑制することができるものとなる。よって、シャッタ段差の不具合の発生を解消することができる固体撮像装置を製造することができる。また、固体撮像装置の内蔵回路を構成するトランジスタやリセットゲートにおいて、半導体基板とのパンチスルーおよびインジェクションによる不具合の発生が無い固体撮像装置を製造することができる。

【図面の簡単な説明】

【図 1】

本発明の絶縁ゲート型電界効果トランジスタに係る第 1 実施の形態を示す概略構成断面図である。

【図 2】

第 1 実施の形態で説明した絶縁ゲート型電界効果トランジスタのチャネル下のポテンシャル図である。

【図 3】

本発明の絶縁ゲート型電界効果トランジスタに係る第 2 実施の形態を示す概略構成断面図である。

【図 4】

第 2 実施の形態で説明した絶縁ゲート型電界効果トランジスタのチャネル下のポテンシャル図である。

【図 5】

本発明の固体撮像装置に係る実施の形態を示す (1) CCD 固体撮像装置全体図と (2) 出力回路図である。

【図 6】

固体撮像装置の実施の形態に係るドライブトランジスタのチャネル下のポテンシャル図である。

【図 7】

固体撮像装置の実施の形態に係る定電流トランジスタのチャネル下のポテンシャル図である。

【図 8】

本発明の固体撮像装置の製造方法に係る実施の形態を示すフローチャートである。

【図 9】

従来の固体撮像装置の出力回路に用いられていたドライブトランジスタの概略構成断面図である。

【図 10】

従来のドライブトランジスタのチャネル下のポテンシャルを示すポテンシャル図である。

【図 11】

従来の固体撮像装置の出力回路に用いられていた定電流トランジスタの概略構成断面図である。

【図 12】

従来の定電流トランジスタのチャネル下のポテンシャルを示すポテンシャル図である。

【図 13】

電子シャッタ印加時における従来のドライブトランジスタのチャネル下のポテンシャルを示すポテンシャル図である。

【図 14】

電子シャッタ印加時における従来の定電流トランジスタのチャネル下のポテンシャルを示すポテンシャル図である。

【図 15】

電子シャッタ印加時における従来のリセットゲートトランジスタのチャネル下のポテンシャルを示すポテンシャル図である。

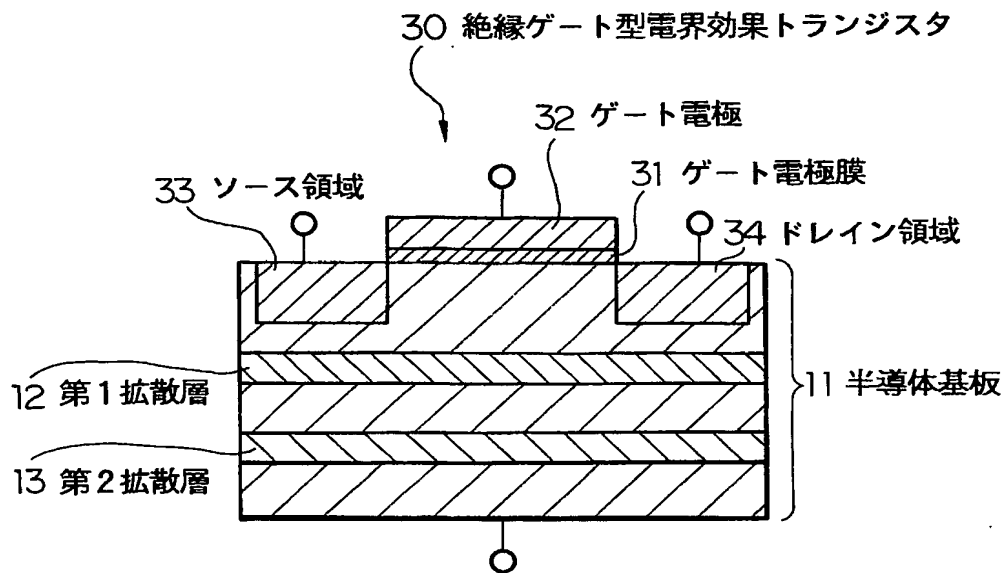
【符号の説明】

11…半導体基板、12…第1拡散層、13…第2拡散層、30…絶縁ゲート型電界効果トランジスタ、31…ゲート絶縁膜、32…ゲート電極、33…ソー

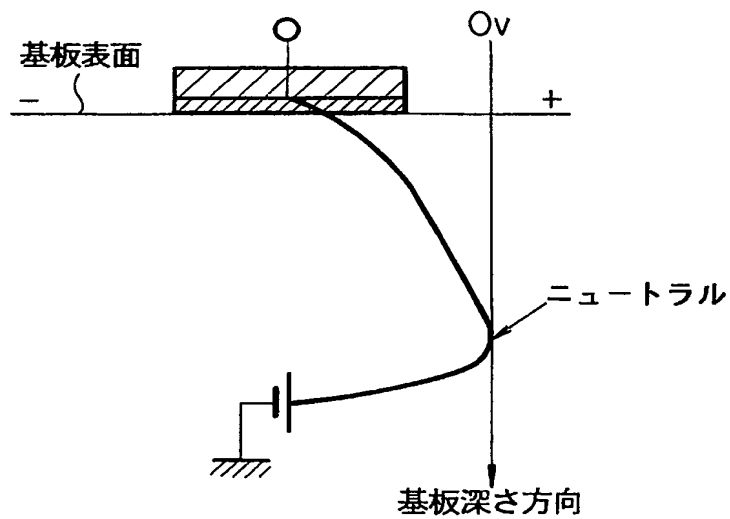
ス領域、3 4 …ドレイン領域

【書類名】 図面

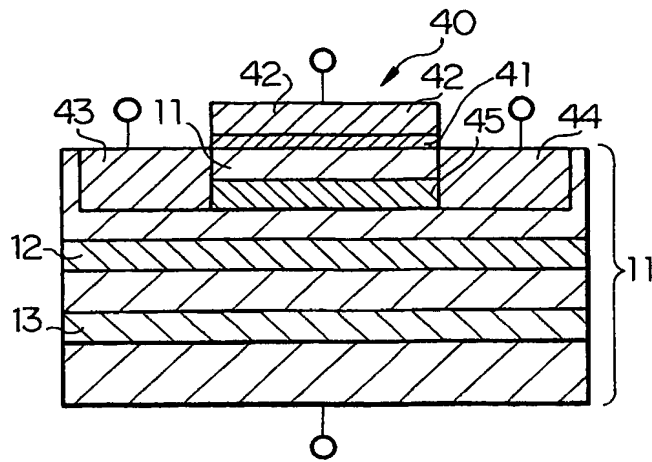
【図 1】



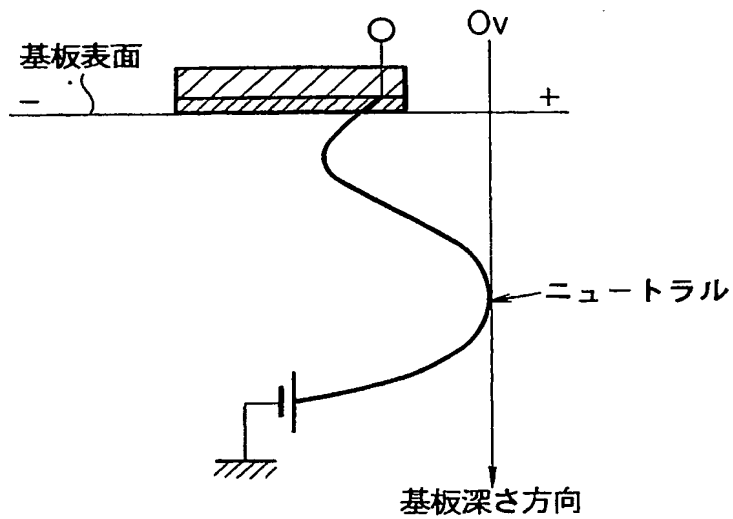
【図 2】



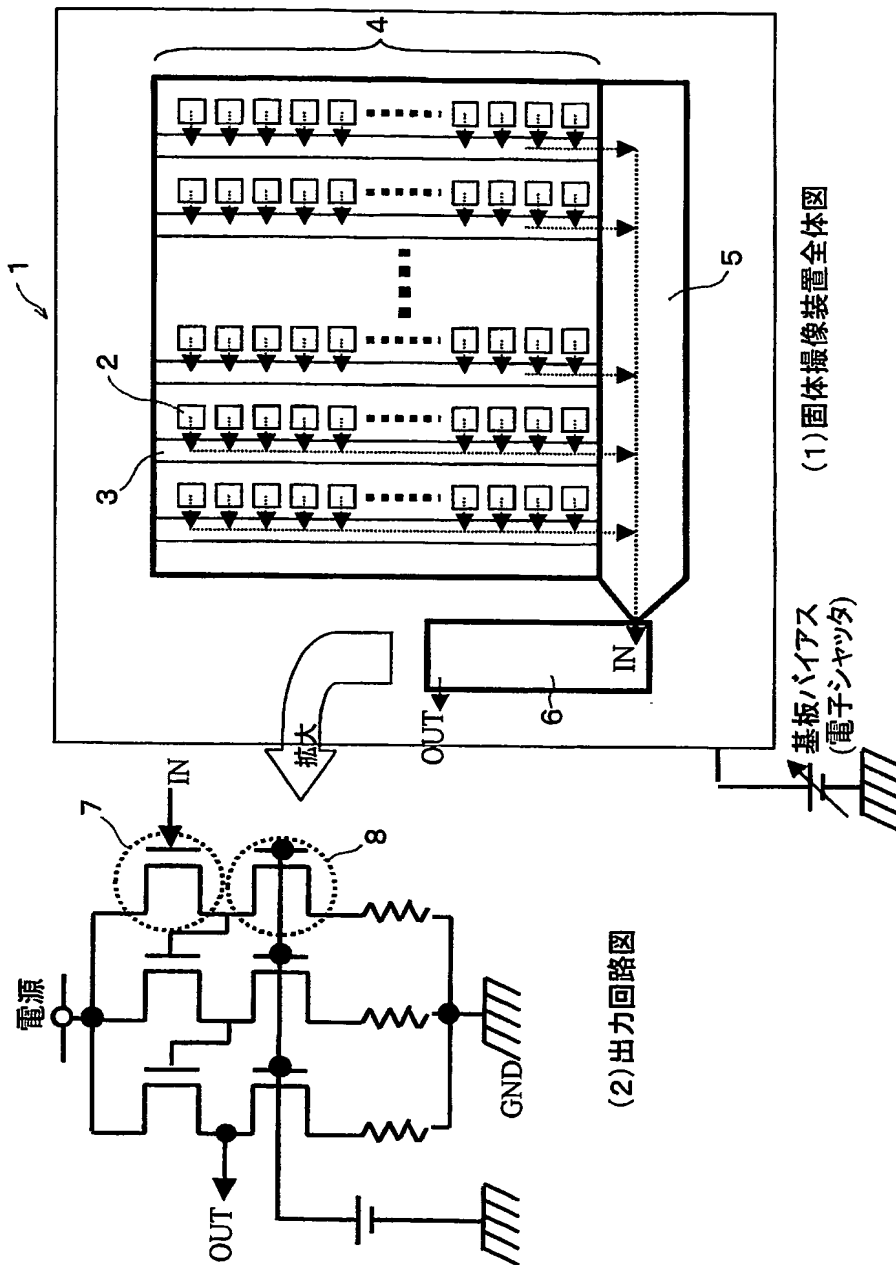
【図 3】



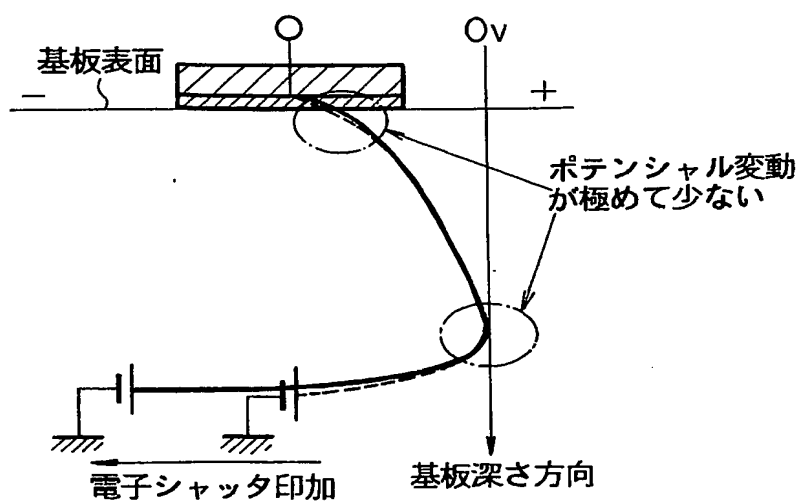
【図 4】



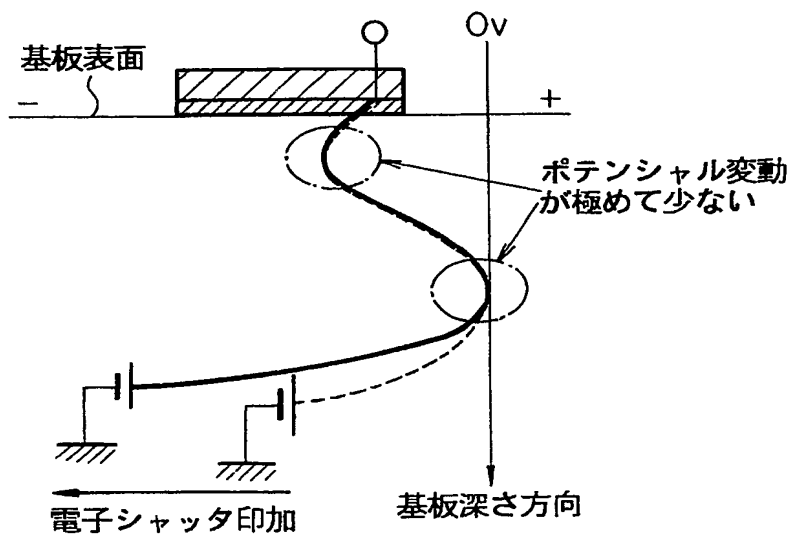
【図 5】



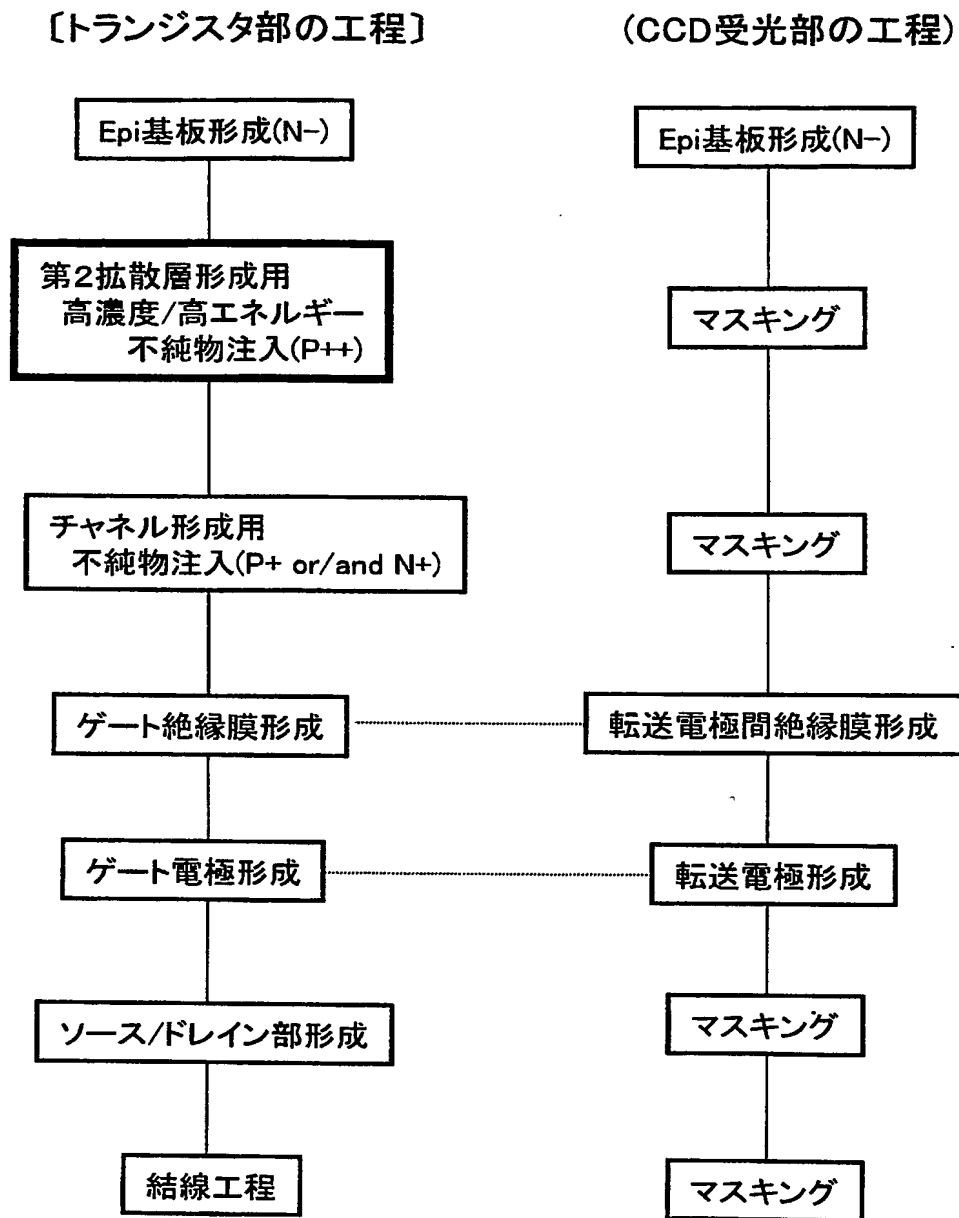
【図 6】



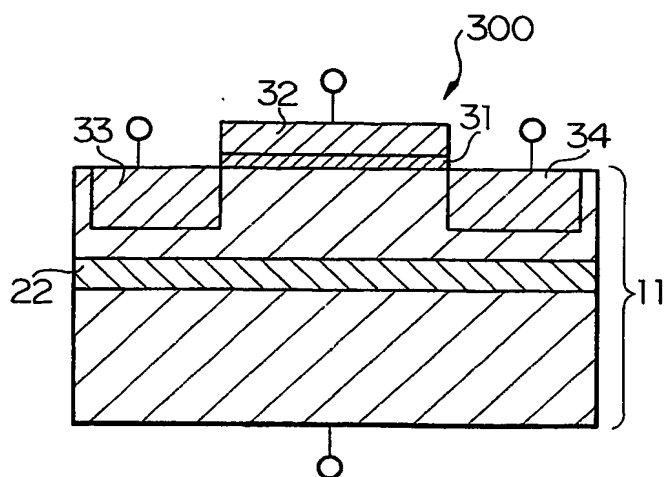
【図 7】



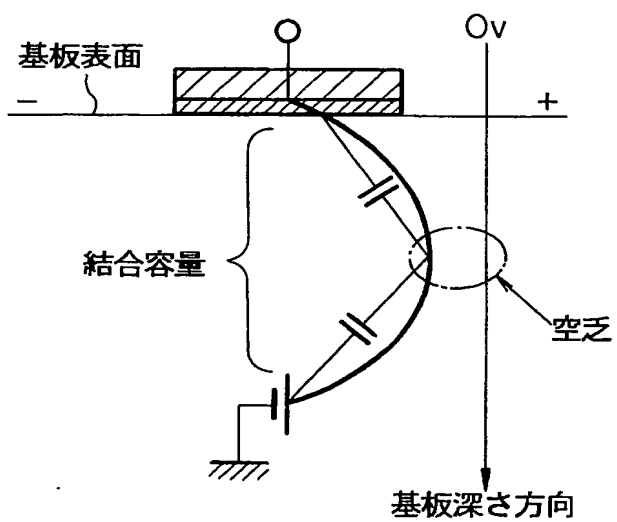
【図 8】



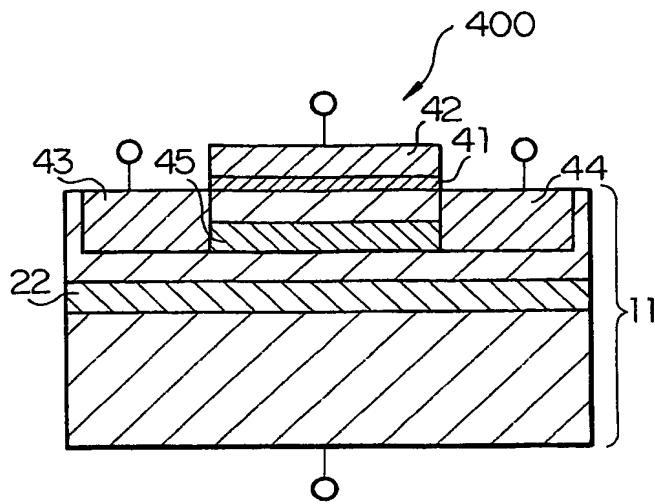
【図 9】



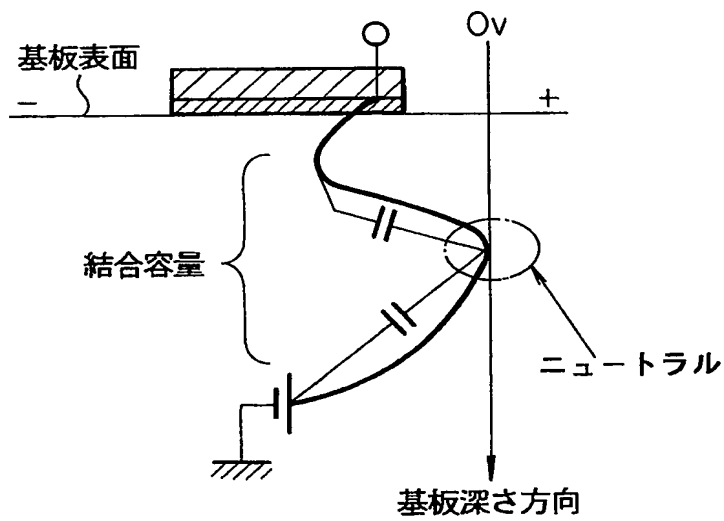
【図 10】



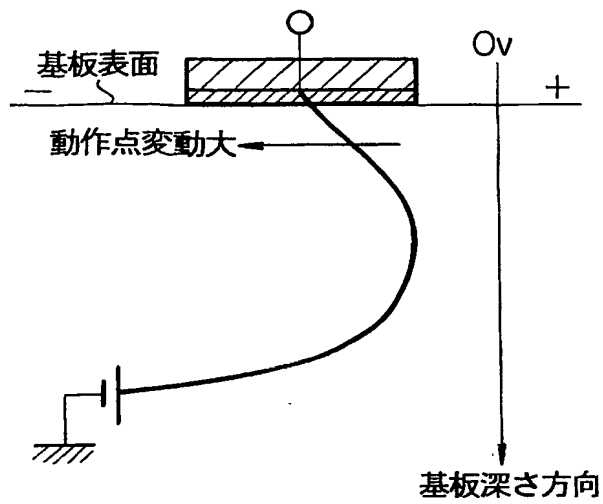
【図 11】



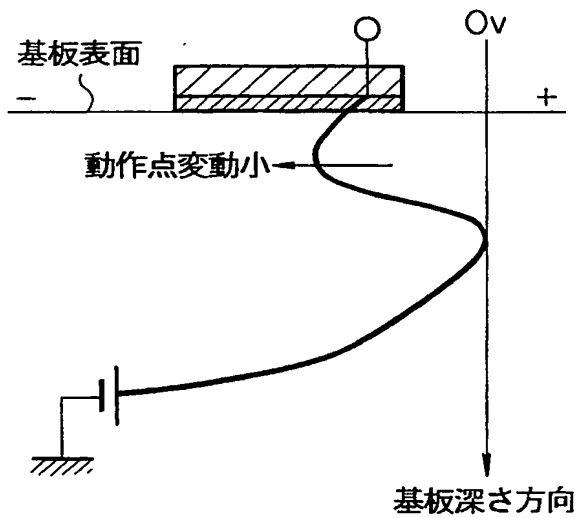
【図 12】



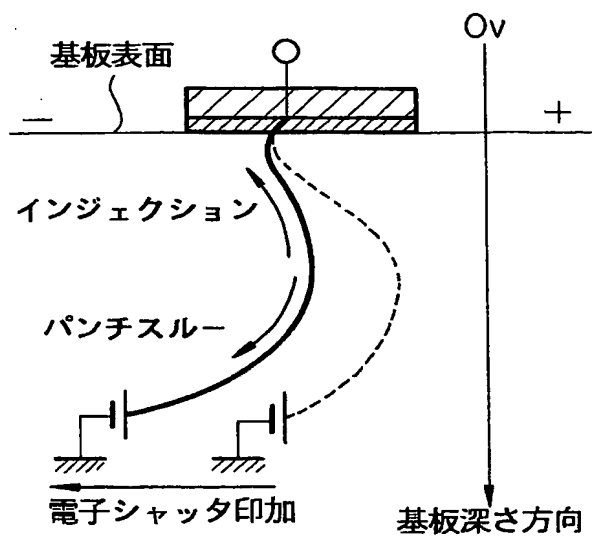
【図 13】



【図 14】



【図15】



【書類名】 要約書

【要約】

【課題】 シャッタ段差の発生を抑制し、またパンチスルーやインジェクションの発生を抑制した絶縁ゲート型電界効果トランジスタおよびそれを用いた固体撮像装置およびそれらの製造方法を提供する。

【解決手段】 半導体基板 11 上にゲート絶縁膜 31 を介してゲート電極 32 が形成され、ゲート電極 31 の両側における半導体基板 11 にソース領域 33、ドレイン領域 34 が形成された絶縁ゲート型電界効果トランジスタ 30 であって、ソース領域 33、ドレイン領域 34 よりも深い位置の半導体基板 11 に形成された P 型の第 1 拡散層 12 と、第 1 拡散層 12 よりも深い位置の半導体基板 11 に形成された第 1 拡散層 12 よりも高濃度の P 型の第 2 拡散層 13 とを備えたもので、固体撮像装置の出力回路を構成するもので半導体基板に形成された絶縁ゲート型電界効果トランジスタの一部もしくは全てに用いることができる。

【選択図】 図 1

特願 2002-237838

出 願 人 履 歴 情 報

識別番号

[000002185]

1. 変更年月日
[変更理由]

1990年 8月30日

新規登録

住 所
氏 名

東京都品川区北品川6丁目7番35号
ソニー株式会社